

CMKのビルドアップ配線板シリーズ CMK Build-up PWB (Micro-via) Line-up

次世代実装技術を強力にサポート
For the successful Next Generation Assembly Technology

各種IT機器の高機能化に伴い、搭載される配線板にも、より高度な技術が求められます。当社では、総合プリント配線板メーカーとしてお客様のいかなるニーズにも対応するため、多種多様なビルドアップ配線板を提供しております。

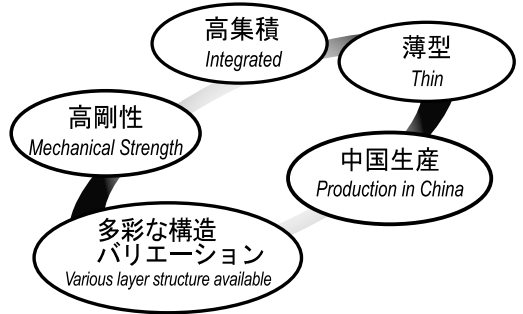
Multi functionality IT devices require the high tech PWBs. Various Build-up type PWBs are available in CMK in order to fulfill any requirements from the customers.

【ビルドアップ製品ラインアップ Line-up】

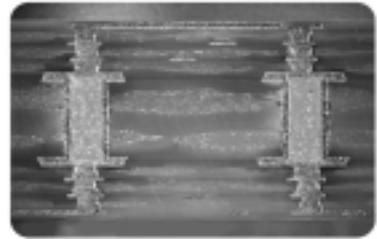
製品 Product	種別 Type	0.5mmピッチ CSP実装対応 0.5mm CSP	フィルドビア Via filling Tech.	ハロゲン フリー対応 Harogen free	Pbフリー 対応 Pb free	中国生産 Production in China
PPBU	全層にプリプレグを採用した高剛性レーザビルドアップ配線板 ・ Prepreg type(all layer) ・ Reliable mechanical strength ・ Laser via formation	○	○	○	○	○ (無錫市) Wuxi, China
RF-3	リジッドとフレキを一体化させた複合ビルドアップ配線板 ・ Flex and Rigid build-up PWB	○	○	2004年後半より対応予定 Available in 2004	○	
UT-CLLAVIS	特に薄板化に優れるRCCタイプ・レーザビルドアップ配線板 ・ Thin board structure ・ RCC type ・ Laser via formation	○	○	○	○	
ALIVH ALIVH-C	アラミド材を採用し、特に軽量化に有効な全層フィルドビア・ビルドアップ配線板 ・ Aramid material ・ Light weight ・ all layer filled-via structure	○	○	○	○	

※詳しい製品内容は弊社発行のカタログをご参照ください。
Please see the product details on the brochures.

※記載内容は予告なく変更する場合があります。
※ALIVHは、松下電器産業株式会社の登録商標です。
・ If you need the latest product details, please ask us.
・ ALIVH is registered mark by Matsushita Electronic Industrial Co.,Ltd.



さらなる高密度実装に向けて「全層スタックドビア」構造の量産を行っています。
"Stacked via structure" (via-on -via) is coming soon.



CMKの各種半導体 パッケージ用サブストレート CMK Package Substrates Line-up

次世代パッケージ技術を支える
For the Next Generation Package Substrate

BGA/CSPもすでに一般化し、さらなる進化が望まれ始めました。これらシステム実装技術を強力にサポートするCMKのパッケージサブストレート技術をぜひご採用ください。

Total Solutions for The System Assembly----CMK Package Substrate Technology.

【製品ラインアップ Line-up】

製品 Product	種別 Type
リジッド・サブストレート Rigid Substrate	<ul style="list-style-type: none"> ・極薄タイプ 100u ・レーザースルーホールPKG Laser TH PKG ・ビルドアップPKG Build-up PKG (1-2-1,2-2-2,4-2 type) ・MCP(R&D)
FC実装用サブストレート Rigid Substrate for FC mounting	仕様 Specs: <ul style="list-style-type: none"> ・L/S=20um/20um ・Via/Land=50um/80um



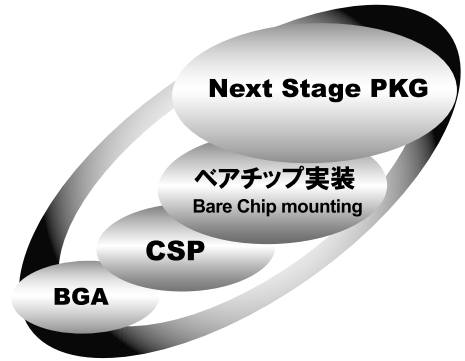
EWLP (Embedded Wafer Level Package)

半導体内蔵システム基板の共同開発

The Next Generation in System Packaging Technology

カシオ計算機、ならびにカシオマイクロニクス株式会社が有するアプリケーション技術およびウエハバンプ、ウエハレベルCSP技術と、当社およびシイエムケイパッケージテック株式会社が有する高密度実装用サブストレート技術を融合させ、画期的な実装技術の実現を目指します。

Casio's subsidiary, Casio Micronics Co., LTD., provides the product applications technology, wafer bump technology, and wafer level CSP technology. CMK's subsidiary, CMK Package Tech Corporation, supplies the high-density package substrates. As a result, two companies' exclusive technologies are integrated and join the right development roadmapping to achieve the advanced Package assembly solution.



さらに高機能化を加速させる要素技術開発
Product Technologies

● ビアフィリング技術 Via filling

ビルドアップビアの凹みを無くすことにより、部品実装実装性を飛躍的に高めることが可能になります。さらに、ビアを直列に配置することにより、放熱効果も期待できます。

- (Assembly Efficacy)
1. No contour on the microvia
 2. Stacked via structure
 3. Heat sink

● CO2銅箔貫通レーザー穴明技術 CO2 Laser Drilling

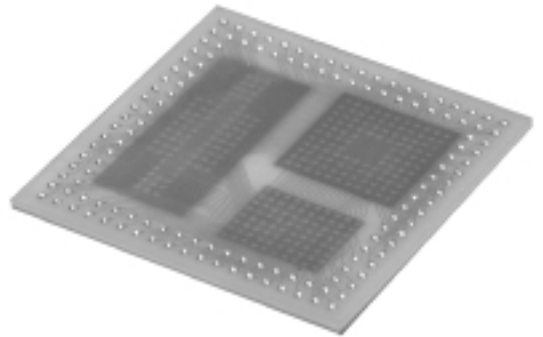
さらなる高密度化を目指し、CO2レーザーで銅箔上から直接穴明けを行い、貫通スルーホールの穴径100umを実現する開発を行っております。

Drilling through the Copper by CO2 Laser via formation
Through-hole dia. : 100um is available soon.

● 新型レジスト "New" Solder Mask

パターンの有無にかかわらず、平坦性に優れ（ボード内レンジ±5um）、お客様の実装効率向上に貢献します。

Outstanding flat surface (±5um). Efficient assembly productivity.



※記載内容は予告なく変更する場合があります。
If you need the latest product details, please ask us.

〒163-1388 東京都新宿区西新宿6-5-1 新宿アイランドタワー43F
 TEL : 03-5323-0231 FAX : 03-5323-0071
 お問い合わせ先 : 営業統括本部 TEL : 049-266-7127 FAX : 049-266-7270
 43/F Shinjuku I-LAND Tower bldg. 6-5-1 Nishi-Shinjuku, Shinjuku-ku, Tokyo 163-1688 Japan
 TEL : +81-3-5323-0231 FAX : +81-3-5323-0071
 Reference: Marketing dept.
 TEL : +81-49-266-7127 FAX : +81-49-266-7270
 E-mail : customer-eng@cmk.co.jp